TD : Circuits séquentiels

Exercice 1

Soit le schéma de la figure 1 ci-dessous :

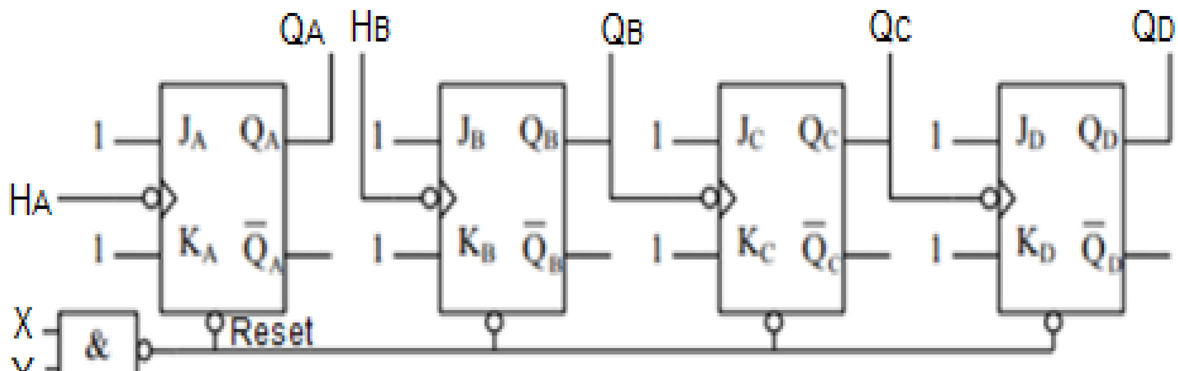

Figure 1

Sachant que :

- En plus des entrées JK et de l'entrée d'horloge H, la bascule JK possède des entrées de mise à 0 (Reset) active à l'état bas et prioritaire par rapport à toutes les autres entrées.
- Dès que l'entrée Reset = 0, Q = 0.

1. Pour quelles valeurs de X et Y, les bascules sont remises à 0.

2. En traçant le chronogramme des bascules Q_A, Q_B, Q_C et Q_D, montrer que lorsque $Q_A = H_B$ (Q_A et H_B sont reliés ensemble), le montage réalise un compteur modulo 16.

3. On désire réaliser un compteur asynchrone modulo 9 avec des bascules JK. Donner le montage correspondant.

Exercice 2

Etudier et réaliser à l'aide de circuits logiques un comparateur binaire qui effectue la comparaison entre 2 nombres binaires A et B.

Exercice 3

Le montage de la figure 1 représente le schéma de fonctionnement d'un multiplexeur à quatre voies.Le principe consiste à avoir à la sortie chacune des entrées l’une après l’autre et à tour de role.

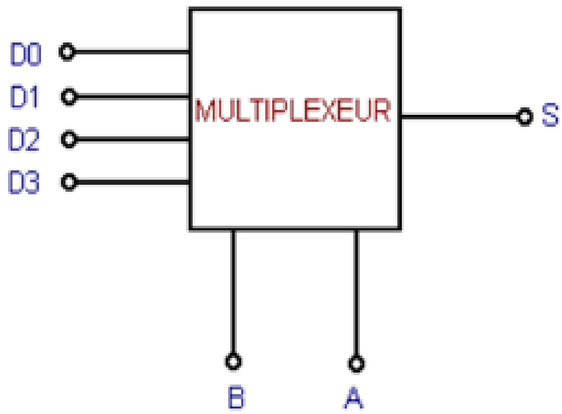

Figure 1: Multiplexeur à quatrevoies

En appelant A et B les deux signaux de commande.

1. Quelles sont les combinaisons possibles de A et B

2. Etablir une table de vérité réalisant la fonction de multiplexage

3. Réaliser le logigramme correspondant

Corrigé Exercice 1

1. Reset active à l'état bas, donc les bascules sont remises à 0, quand Reset = 0. Pour avoir 0 à la sortie de la porte NAND, il faut avoir à ses entrées X= Y = 1.

2. Le chronogramme, en partant d’une remise à 0, est en figure 1.

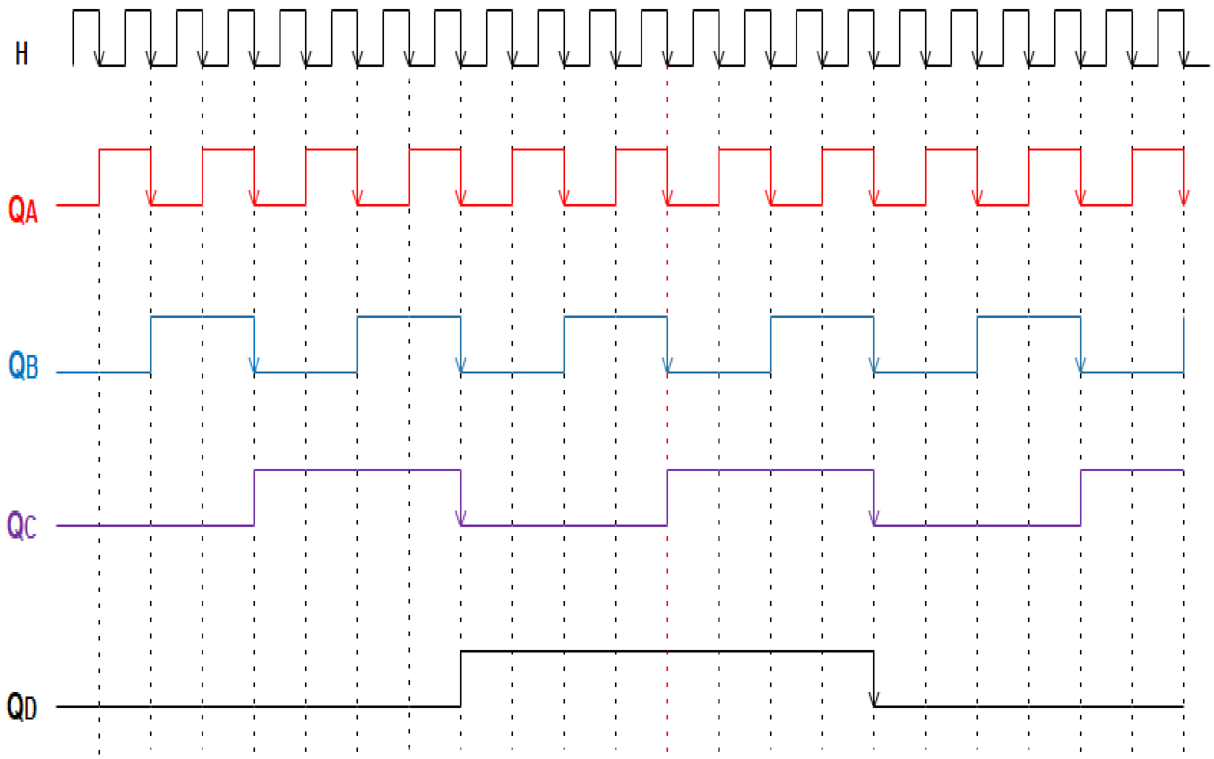

Figure 1:Chronogramme du compteur

Les sorties des différentes bascules sont indiquées en figure 2. Le compteur compte de 0 à 15 et se remet à compter à partir de 0 de nouveau.

Il s'agit bien d'un compteur modulo 16.

3. Pour réaliser un compteur modulo 9, il faut réaliser un montage tel qu'à l'état 9 le compteur soit forcé à se remettre à 0.

On a l'état 9 lorsque QA = QD = 1. D'autre part, le compteur est remis à 0 pour X= Y = 1. Donc, il suffit de relier la sortie QA à X et QD à Y.

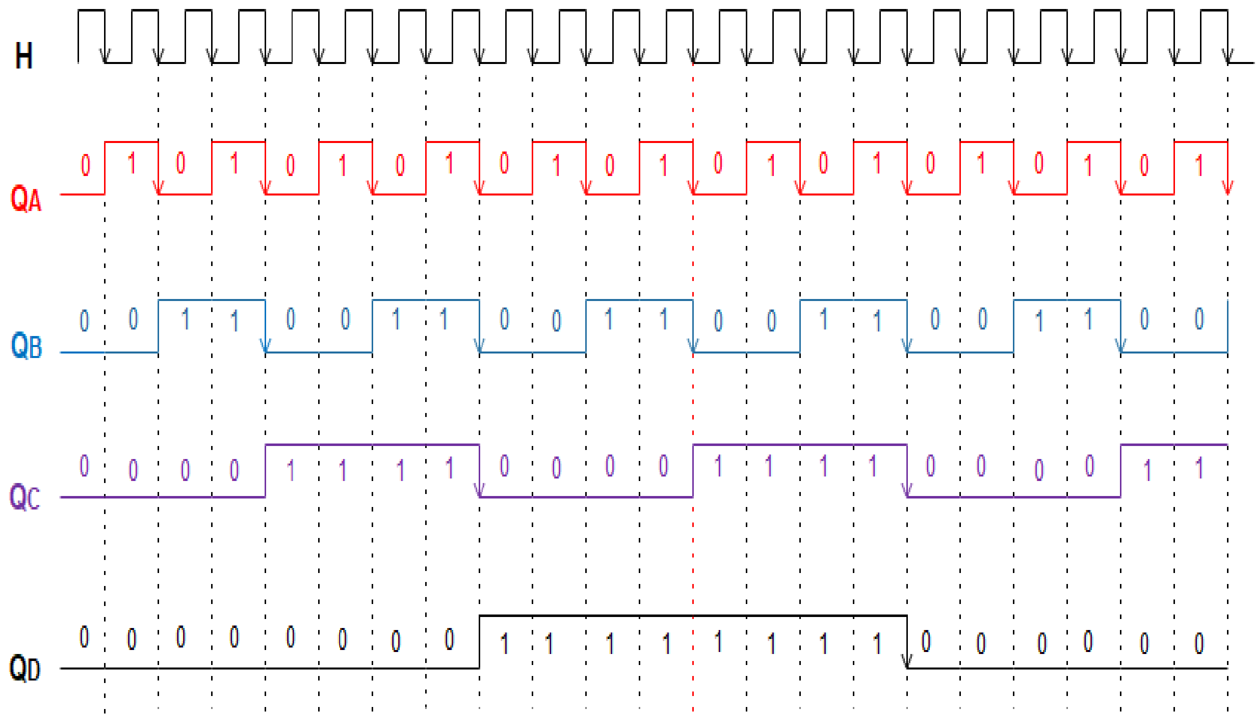

Figure 2: Compteur modulo 16

Corrigé Exercice 2

Un comparateur binaire possède :

- 2 entrées A et B et 3 sorties notées A = B, A > B et A < B
- Si le nombre A est égal au nombre B (A = B), la sortie A = B passe à l'état 1 et les sorties A > B et A < B passent à l'état 0.
- Si le nombre A est strictement supérieur au nombre B, seule la sortie A > B passe à l'état 1.
- Si le nombre A est strictement inférieur au nombre B, seule la sortie A < B passe à l'état 1.

Analyse

Appelons :

A = B la sortie X

A > B la sortie Y

A < B la sortie Z

Les deux nombres A et B sont égaux si A = B = 1 ou A = B = 0

La sortie X doit donc passer à l'état 1 uniquement pour ces deux combinaisons. X est donc donnée par :

$$X = A.B + \overline{A}.\overline{B}$$

Le nombre A est strictement supérieur au nombre B seulement si A = 1 et B = 0. La sortie Y = A > B doit donc passer à l'état 1 uniquement pour cette combinaison. Y est donc donnée par :

$$Y = A.\overline{B}$$

Le nombre A est strictement inférieur au nombre B seulement si A = 0 et B = 1. La sortie Z = A < B doit donc passer à l'état 1 uniquement pour cette combinaison. Z est donc donnée par :

$$Z = \overline{A}.B$$

Nous obtenons doc la table de vérité suivante :

Entrées		**Sorties**		
A	B	X	Y	Z
0	0	1	0	0
0	1	0	0	1
1	0	0	1	0
1	1	1	0	0

D'autre part : $X = A.B + \overline{A}.\overline{B}$ peut s'écrire : $X = A.\overline{B} + \overline{A}.B$ car nous savons que :

$A.B + \overline{A}.\overline{B} + A.\overline{B} + \overline{A}.B = 1$ et donc $A.B + \overline{A}.\overline{B} = \overline{A\overline{B} + \overline{A}B}$

Nous obtenons ainsi le logigramme de la figure 1

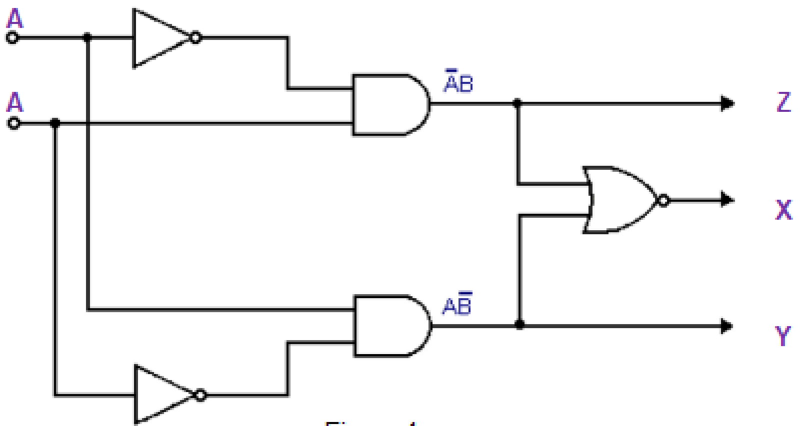

Figure 1

Corrigé Exercice 3

Le multiplexeur dispose de deux entrées de commande A et B pour sélectionner une des quatre entrées D0, D1, D2 ou D3.

L'entrée sélectionnée porte en indice l'état correspondant à la combinaison des entrées de commande. Cela est traduit dans le tableau de la figure 2.

Entrées de sélection		Entrée sélectionnée
B	A	
0	0	D0
0	1	D1
1	0	D2
1	1	D3

L'équation de la sortie S peut donc être écrite comme suit :

$$\overline{B}.\overline{A}.D0 + \overline{B}.A.D1 + B.\overline{A}.D2 + B.A.D3$$

Soit le logigramme suivant: